



## Le mot du Président

En ce début d'année 2018, il convient de dresser le bilan de nos activités 2017 ! Cinq évènements ont jalonné l'année dernière : Thermique à la Rochelle, RAMP à Paris, MiNaPAD à Grenoble, Puissance à Tours et enfin Medical à Lyon ; Je tiens à remercier l'ensemble des membres du bureau IMAPS-France, qui ont bénévolement coorganisé ces évènements avec INTERCONEX.

Je n'oublie pas nos exposants qui d'année en année nous assurent fidèlement de leur présence à ces évènements et participent à leur animation en journée et durant les diners de Gala !

Enfin, le bilan financier sera bénéficiaire pour 2017, et ce après l'absorption d'INTERCONEX par IMAPS France, action qui a occupé le bureau durant les six derniers mois de l'année ; mais cela a été expliqué dans le précédent flash info.

Il est important de montrer et de justifier notre bonne gestion de l'association à nos lecteurs qui sont nos adhérents. Nous, membre du bureau IMAPS France, sommes tous bénévoles et nous avons à cœur que notre travail soit valorisé par une bonne affluence car nous n'oublions pas que le succès d'un évènement se mesure par son taux de participation. C'est ainsi que pour un bon fonctionnement de notre société savante IMAPS, votre participation à nos prochains évènements sera indispensable. J'en profite pour vous rappeler de renouveler votre adhésion, c'est le moment.

Après cette rétrospective sur 2017, IMAPS-France vous propose de nous réunir pour 2018 autour des évènements emblématiques tels que Thermique, MiNaPAD et Puissance.

Pour terminer ce mot, nous allons développer et renforcer les partenariats avec des industriels, des

associations, des pôles de compétitivités et d'autres chapitres IMAPS soit de façon opportuniste soit de façon plus durable. Par ailleurs, notre défi de soutenir notre action par une action collective IMAPS se construit et j'espère qu'avant la fin de l'année 2018, nous pourrons annoncer le démarrage d'un projet Européen qui renforcera notre communauté sur l'ensemble des chapitres IMAPS-Europe.

**Alexandre VAL**

*"Everything in electronics between the chip and the system" (ISHM – Une définition du Packaging)*

## Editorial,

Chers lecteurs/lectrices, vous pouvez encore vous inscrire à notre évènement Thermique de La Rochelle, qui arrive très prochainement les 31 janvier et 1<sup>er</sup> février ; ce sera l'occasion de rencontrer des experts en matière de systèmes de refroidissement et d'étendre votre réseau. Nous vous rappelons également que l'appel à communication pour la 6<sup>ième</sup> édition de MiNaPAD en mai prochain est ouvert. N'hésitez pas à partager vos retours avec nous afin d'améliorer nos évènements futurs. En espérant vous rencontrer bientôt, toute l'équipe IMAPS-France vous présente ses meilleurs vœux pour 2018.

**Sanae BOULAY**

## Calendrier IMAPS France 2017/2018

<b>Les 31 Janvier et 1<sup>er</sup> Février 2018, La Rochelle</b> <b>13<sup>ème</sup> ATW Micro Packaging and Thermal Management</b>
<b>Les 16 et 17 Mai 2018, Grenoble</b> <b>6<sup>ème</sup> Micro/Nano Electronics Packaging &amp; Assembly, Design and Manufacturing Forum</b>
<b>Novembre 2018, Tours</b> <b>10<sup>ème</sup> From Nano to Micro Power Electronics and Packaging Workshop</b>

# 5<sup>th</sup> ATW on Microelectronics, Systems and Packaging for Medical Applications

22<sup>nd</sup> – 23<sup>rd</sup> November 2017

Lyon, France

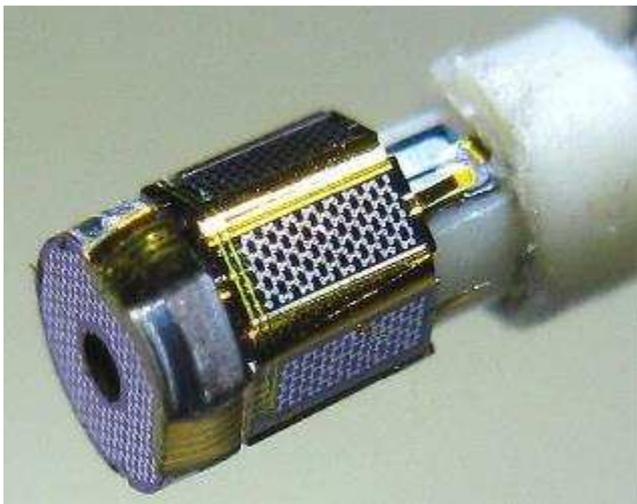
General Chair

Alexandre VAL, ASE Europe

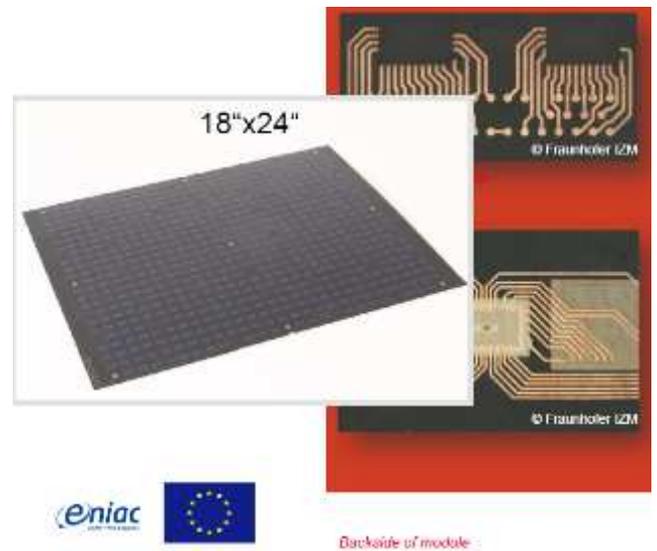
L'édition 2017 de la conférence ATW MEDICAL a eu lieu les 22 et 23 Novembre à Lyon. La conférence a accueilli une vingtaine d'intervenants venus du monde entier. Les technologies d'intégration et d'interconnexions, des applications ont été présentées ainsi qu'une session posters dédiée aux étudiants de l'INP Grenoble.

Nous avons programmé l'intervention d'un keynote par jour afin d'équilibrer les deux journées. Ronald Dekker (Philips), nous a montré une plateforme technologique pour la prochaine génération de cathéter intelligent. Une des technologies est basée sur l'approche Flex-to-Rigid ; un polymère vient ancrer des parties mobiles (révélées après gravure chimique du silicium) sur le substrat silicium permettant le pliage de ces éléments mobiles.

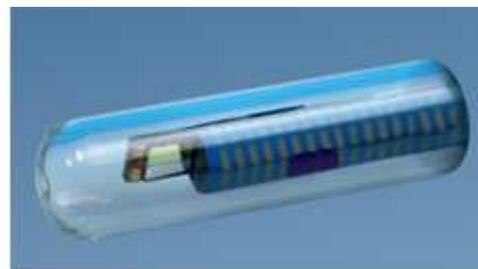
La fonction ultrasonique ainsi réalisée est active en 3D (voir illustration ci-dessous).



Erik Jung (Fraunhofer IZM) a pris le relai le jour suivant en développant les techniques pour l'électronique souple (Flexible and Conformable Electronics). Et également, les solutions de miniaturisation pour des bio capteurs ; c'est-à-dire avec un couplage capteur et fluide. L'interconnexion et le premier niveau de packaging est proposé avec un procédé de Fan-Out en panneau (comme illustré ci-contre).

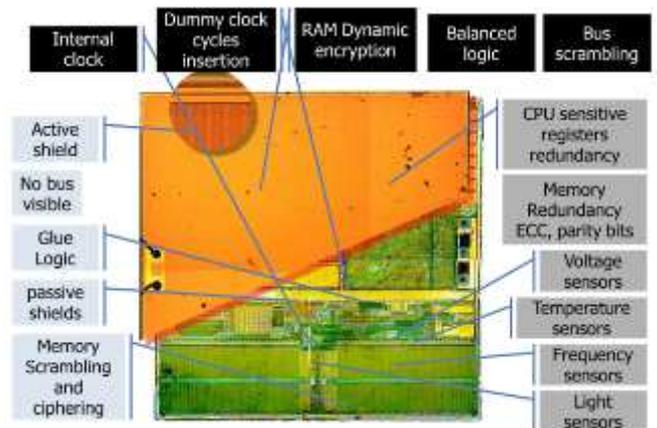


Parmi les sujets présentés, on peut retenir la technique de scellement verre qui procure une herméticité et autorise une transmission du signal par voie optique ou bien électromagnétique (société : Glencatec).



**Optical sensor**  
OD 4mm, L 20mm

La cybersécurité est aussi une préoccupation pour les équipements médicaux ! La protection logiciel est une solution utilisée face aux hackers mais il faut penser à la protection contre des attaques physiques sur la puce. Le CEA LETI travaille sur cette protection et notamment celle de la face arrière de la puce silicium (back shielding). Alors que cette face arrière est rarement protégée, elle peut néanmoins être la cible d'attaques. Des contremesures s'imposent :



En ce qui concerne les exposants, nous avons testé un nouveau concept pour les rendre plus visible. Nous avons organisé 4 minutes de présentation par société afin d'introduire leurs activités respectives. Ces interventions se sont déroulées juste après les pauses (cafés et déjeuner) du premier jour. Le ressenti des exposants est positif.

Cela a été rendu possible par le nombre restreint d'exposants pour cet évènement. Mais l'expérience pourra être réitérée à nouveau pour l'évènement Power 2018 à Tours.



Par ailleurs, la nouvelle localisation a été très appréciée par les participants.



**NOVOTEL LYON GERLAND MUSÉE DES CONFLUENCE**  
70, avenue Leclerc, 69363 Lyon, France

Le musée des confluences est à proximité et permet de se détendre au gré des salles d'exposition. L'exposition à laquelle nous avons pu assister s'intitulait : les Frères Lumière.

On y découvrait le premier film d'une durée de 30 secondes environ : *La sortie d'usine* à Lyon en 1895.

Les frères Lumière ont été inventeurs de la cinématographie mais également novateurs dans la commercialisation de l'invention dans le monde entier et la protection de cette invention dans plus de 50 pays.



## 13<sup>th</sup> European Advanced Technology Workshop on Micropackaging and Thermal Management – La Rochelle

Jean-Yves Soulier- Zodiac Aerospace –  
Président de la conférence

### Comité Technique :

Jacques FAVRE (aPSI<sup>3D</sup>)  
Claude SARNO (THALES AVIONICS)  
Thomas HARDER (ECPE)  
Dave SAUMS (DS & A LLC)  
Joel LALLIER, (THALES SYSTEMES AEROPORTES)  
Sandrine LELONG-FENEYROU (ZODIAC AEROSPACE)  
Isabel OBIETA (TECNALIA)

Plus que 4 semaines avant notre 13<sup>ième</sup> workshop que j'aurai l'honneur de présider pour la troisième année consécutive. Aucune superstition à avoir pour cette édition qui témoigne plutôt d'une pérennité exceptionnelle !

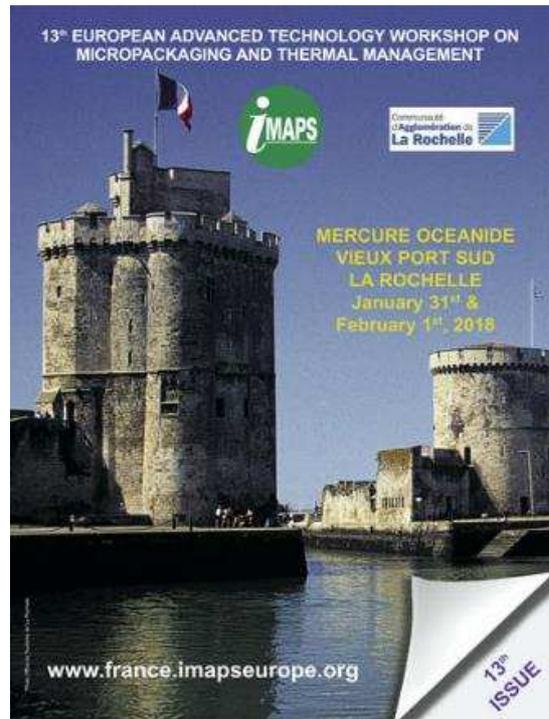
Quatre des six sessions traiteront de matériaux innovants et de leurs méthodes de caractérisation dans une actualité marquée par l'annonce en novembre dernier, entre autres dans la Dépêche du midi et dans Air & Cosmos, de l'E-FAN X, motorisation électrique de l'avion hybride du futur, développé par Airbus, Rolls-Royce et Siemens. Avec l'introduction d'un premier moteur électrique de 2 Mégawatts, soit deux fois la puissance installée dans un avion de ligne classique, nul doute que des solutions de refroidissement innovantes devront être mises en œuvre pour contenir l'effet Joule de cette première étape vers l'avion plus électrique.

Pour rappel, les sessions sont :

1. Cooling systems (Claude Sarno)
2. Characterization & tests (David Saums, Boguslaw Wiecek)
3. Materials (Isabel Obieta Villalonga, Sandrine Feneyrou)
4. GaN & SiC for power electronic devices (Isabel Obieta Villalonga, Sandrine Feneyrou)
5. Phase change materials (Jean-Yves Soulier)
6. Modeling (Jean Pierre Fradin)

De constante dimension internationale, le workshop verra cette année des conférenciers en provenance des Etats Unis, de France, d'Allemagne, de Pologne, d'Autriche, d'Espagne et du Royaume-Uni. Je ne crains pas d'insister et de rappeler que ce workshop est, entre autres événements organisés par l'IMAPS, l'occasion pour chacun de développer son réseau et d'identifier le Who's Who du monde du packaging.

Au moment où j'écris ces lignes plus d'une soixantaine de personnes, conférenciers, exposants et auditeurs, se sont déjà inscrites, ce qui augure déjà d'une grande richesse d'échanges. Je souhaite donc vous voir aussi nombreux que les deux dernières années où nous avons réuni plus d'une centaine de participants.



L'ensemble des informations est accessible sur notre site internet :



ADVANCED PROGRAM  
AND  
REGISTRATION FORM

### 13<sup>th</sup> European Advanced Technology Workshop on Micropackaging and Thermal management

31 January & 1 February 2018



MERCURE OCEANIDE VIEUX PORT SUD

Quai Louis Prunier 17000 La Rochelle France  
Tel : 33 (0) 5 46 50 61 50/Fax : 33 (0) 5 46 41 24 31  
Email: H0569@accor.com

Hotel reservations will be made by  
the organizing committee

Workshop arrival day:  
Tuesday, 30 January 2018

<http://www.france.imapseurope.org/index.php/event-main/thermal-2018>

6<sup>ème</sup> MiNaPAD 2017

Grenoble, France

Président du Forum

Jean-Luc DIOT, NovaPack

Responsables techniques

Michel GARNIER, ST Microelectronics

Gilles SIMON, CEA LETI

Nous avons le plaisir de vous rappeler que le sixième forum MiNaPAD (Micro/Nano-Electronics Packaging and Assembly, Design and Manufacturing) aura lieu les 16 et 17 mai 2018 au World Trade Center à Grenoble (au centre-ville, proche de la gare). Nous comptons d'ores et déjà sur votre présence à ce forum international.

**L'appel à communications** (voir détail des thématiques ci-dessous), est ouvert et nous attendons vos contributions pour le **26 janvier**.

A vos stylos !!!

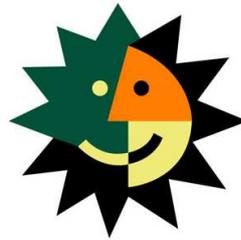
- **Advanced Packaging:** 2.5D/3D Packaging, TSV, WLP, FOWLP, Embedded IC Packages, Substrates
- **CAD and tools** for I/O placement for advanced packaging, DfR, opto & RF packages design, thermal & mechanical modeling & simulation
- **Digital deep submicron** technologies for scaling nodes, MEMS, sensors & actuators, RF miniaturization, smart system packaging & heterogeneous integration
- **Innovative packaging** for engineering and growing applications
- **Materials** (adhesives, underfills, molding, dielectrics...)
- **Emerging technologies** and novel approaches: microfluidics, carbon nano tubes
- **Assembly manufacturing** (BGA, CSP, QFN, SiP, cleaning, coating...)
- **Reliability**, Wear out, test and characterization, electromigration, thermal management

- **Advanced interconnections:** Flip-Chip, WLP metallurgies, bumping techniques, non-traditional interconnections, optical connections

Les dates pour la soumission des résumés sont :

- Call for papers deadline is January 26<sup>th</sup> 2018
- Authors will be notified of paper acceptance before March 9<sup>th</sup> 2018

Nous remercions l'engagement et la fidélité de nos deux sponsors :



ASE GROUP



6<sup>th</sup> Micro/Nano-Electronics Packaging & Assembly, Design and Manufacturing Forum

Conference & Exhibition organized by IMAPS

Email: [imaps.france@imapsfrance.org](mailto:imaps.france@imapsfrance.org). Web: [www.france.imapseurope.org](http://www.france.imapseurope.org)



**Call for Papers**  
Deadline January 26<sup>th</sup>, 2018

6<sup>th</sup> MiNaPAD Forum 2018

WTC Grenoble, France  
May 16-17, 2018



"Bringing closer Design, Semiconductor, Assembly & Packaging communities"

General chair: Jean-Luc Diot, Technical Chairs: Michel Garnier & Gilles Simon

Abstracts are requested on the following topics (350 words min., one page max):

- Advanced Packaging: 2.5/3D Packaging, TSVs, interposers, wafer level packaging, fan-out WLP, embedded IC packages, substrates (flexible, ceramic, laminate), PCB
  - CAD and tools for I/O placement for advanced packaging, design for reliability, IC and package co-design, opto, & RF package design, thermal & mechanical modeling & simulation
  - Digital deep submicron technologies for scaling nodes, MEMS, sensors, actuators, RF miniaturization, smart system packaging & heterogeneous integration
  - Innovative packaging for emerging and growing applications: photovoltaic, wearable, medical electronics, bio-MEMS, Lab-on-chip power, LEDs, photonics, optoelectronics, etc...
  - Materials (adhesives, underfills, molding, dielectrics...), equipments and processes
  - Emerging technologies and novel approaches: microfluidics, Carbon Nano-Tubes, nanoscale integration
  - Assembly manufacturing (BGA/CSP/QFP/QFN, flux, cleaning, dispensing, coating...) and business aspects of the industry
  - Reliability, wear out, test and characterization, electromigration, thermal management, power signal integrity
  - Advanced interconnections: flip-chip, interconnections for advanced CMOS process nodes, WLP metallurgies, bumping techniques, non-traditional interconnections, PCB solutions, optical connections
- \* Your submission must include the mailing address, business telephone number and email address and the content must be without commercial information.  
\* Address your abstract to [imaps.france@imapsfrance.org](mailto:imaps.france@imapsfrance.org)  
\* Authors will be notified of paper acceptance with instructions for publication before March 9<sup>th</sup>, 2018  
\* Authors will be invited to submit a paper for proceedings publication (2 to 5 pages) before April 14<sup>th</sup>, 2018  
\* At the discretion of the program committee, submitted abstracts may be considered for poster presentation.  
\* Presentations following IMAPS template before April 27<sup>th</sup>, 2018.  
\* Special student poster session: a poster session for students will address all of the above topics



Toutes les informations sont disponibles sur notre site :

<http://www.france.imapseurope.org/index.php/event-main/minapad-2018>

## From Nano to Macro Power Electronics & Packaging Workshop 2018

Depuis le dernier workshop des 11 et 12 Octobre derniers, nous nous sommes rencontrés en comité pour faire un debriefing de l'évènement et amorcer la préparation du millésime 2018.

Les grandes orientations que nous avons extraites de l'évènement 2017 sont liées d'une part au positionnement de cet évènement plutôt en début novembre afin de bénéficier de 2 mois plein après les congés d'été pour l'organisation pratique. Le deuxième axe reste le maintien de l'évènement sur deux jours comme en 2017 pour que le programme gagne en consistance. Des rapprochements avec des organismes institutionnels sont en cours pour y parvenir de façon durable tout en maintenant un intérêt technique et technologique cohérent et de qualité. Nous vous informerons de nos avancées sur ce sujet. Le dernier axe est d'impliquer d'avantage nos partenaires, fournisseurs d'équipement, de matériaux ou de solutions d'assemblage et de test en centrant d'une part le buffet au milieu des stands, et d'autre part en leur donnant la parole pendant les conférences pour présenter leurs produits et service.

Nous allons également faire évoluer notre comité technique dans l'optique de renouvellement de sujets et d'intérêts pour nos auditeurs.

Nous espérons pouvoir boucler l'ensemble de ces actions d'ici le mois d'avril, certaines étant plus faciles à mettre en place, et d'autres demandant des discussions et des accords à venir. Vous devrez pouvoir recevoir l'appel à papier en début Avril.

Merci infiniment aux orateurs, aux exposants, aux auditeurs et aux organisateurs pour leurs efforts bénévoles à faire vivre ce cycle de conférences.

***Stéphane Bellenger***  
*General Chairman*

En guise d'étrennes, IMAPS France vous met à disposition un papier proposé en 2016 sur une thématique d'actualité concernant la technologie de report de puces de puissance par procédé de frittage argent.

## New interconnect materials: For future high reliable power module assembly

By Stieven Josso from Henkel Electronic Materials N.V., Belgium, Stieven.josso@henkel.com

### Abstract

The trend in power electronics to move to higher operating temperatures and higher current densities has an effect on all components used inside the power module. By using different semiconductor IGBT and wire bond materials higher operating temperatures or enhanced power cycle life time can become reality. Also enhanced thermal interface materials are developed to guarantee a good thermal management during higher reliability requirements. For the chip interconnect material, standard SAC solder can be replaced by other Pb-free solder solutions using either AuSn, SnSb, Bi or Zn alloyed solders. Also Ag sinter materials -either with or without organic resin still present after sintering- or TLPS (transient liquid phase sintering) materials can be seen as possible alternatives for performing the interconnection. In this paper different interconnection materials are presented as a high reliable solution for IGBT die interconnection to cope with higher temperature requirements. Main focus will be on new developments showing Ag sintering during the die interconnection process. High dense materials with higher thermal conductivities -which either require pressure or no pressure during the sinter process- are presented.

### 1. Performance of Interconnection materials

#### 1.1. Interconnection properties

In the picture below different interconnection possibilities are mapped based on thermal performance (thermal conductivity) in function of their homologous (possible working-) temperature. These are bulk properties of the materials but will in reality not only depend on the material used but, certainly with sintering materials, also on the assembly process. The selection of which of the

interconnection materials to use will depend on the substrate, substrate finish, the die, its BSM (backside metallization), die size and thickness, wire bond selection...

Further requirements like thermal cycling, active power cycling, temperature and adhesion requirements will also determine what material to use but also the process that needs to be used with these materials.

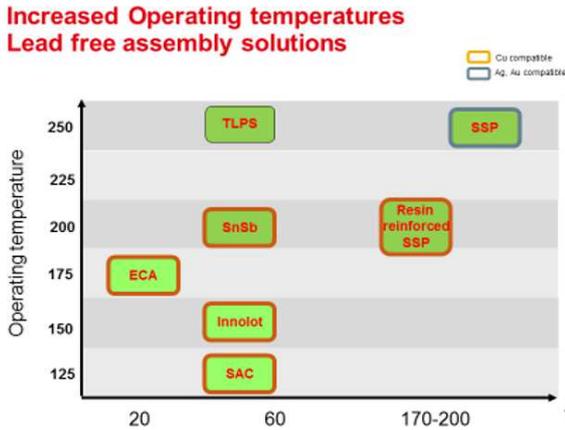


Fig. 1. Operating temperatures relation to thermal conductivity

## 1.2 Interconnection solutions

We will map some of the possible lead-free interconnection solutions for high power applications and their properties.

### 1.2.1 Die attach paste – ECA

High Conductivity Die Attach Adhesive are designed for wide variety of Medium Power and High Reliability applications up to 8x8mm die size.

These are highly (up to 85%) Ag stacked and are based on low stress hybrid resins.

Thermal conductivity up to 19 W/mK bulk conductivity and 0.000019 ohm-cm volume resistivity can be reached. These are temperature stable up to 175°C.

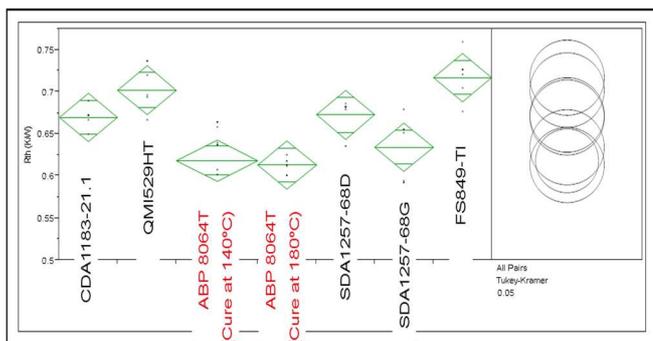


Fig. 2. Thermal resistance values of resin based die attach materials

## 1.2.2 Solder Materials

Different lead-free solder alloys are available with operating temperatures up to 175°C and thermal conductivity in the 50-60 W/mK range. These can be used as pastes or preforms. Solder fatigue will be one of the challenges to overcome for high power applications given the critical homologous temperature of solder in these applications.

## 1.2.3 Ag Sinter materials

### Ag Sinter properties

The benefit of sintering materials compared to other solutions is shown in the table below. Thanks to its high melting temperature, possible operating temperatures are a lot higher and will remain below the critical homologous temperature so operating temperatures up to 300°C are no problem. Besides this, the high electrical and thermal conductivity give a clear benefit over traditional interconnection materials.

		Ag Pure Silver	Ag Sinter Layer	SnAg Solder Layer	Factor
Liquidous	°C	961	961	221	4
Electric Conductivity	MS/m	68	41	7,8	5
Thermal Conductivity	W/mK	429	250	70	4
Density	Gr/cm	10,5	8,5	8,4	1
CTE		19,3	19	28	1
Tensile Strength	Mpa	139	55	30	2

Table 1. Properties of an Ag sinter layer.

## Thermal conductivity

Based and depending on process conditions (time-pressure-temperature), thermal conductivity of 100-200 W/mK can be reached.

Material Name	SSP2020	ISS20696-30A	ISS20696-75C
Recommend substrate	Ag plated		
Dry condition(Hot plate)	90°C30min	90°C60min	
Sintering condition	300°C 5min 10MPa		
Viscosity (mPa · s)	19,000	10,000	70,000
Thixotropic index	3.7	4.2	4.5
Specific gravity (g/cm <sup>3</sup> )	5.4	6.6	7.40
Thermal conductivity (Laser flash, W/mK)	200	270	270
Memo	Commercial product	Printing type	Dispense type

Table 2. New Ag sinter development materials.

New development materials already show over 200W/mK thermal conductivity when applied pressure-less and even up to 270 W/mK when applied with pressure thanks to the dense silver structure.

There is a clear relationship between thermal performance and density of the interconnection layer. This density can be altered/achieved by changing process parameters or using different interconnection materials with the same process.

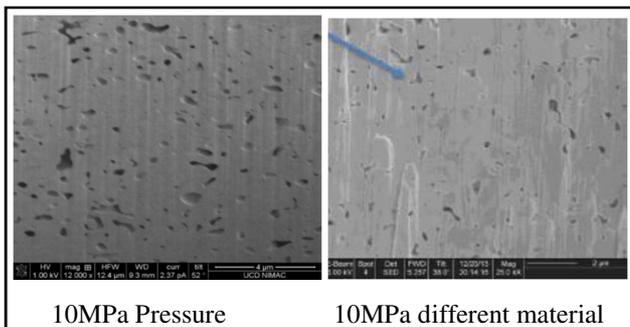
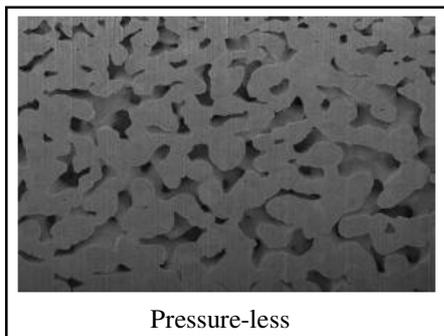


Fig. 3. Cross sections of sinter layers showing different sinter densities.

## Adhesion

An easy to check property is adhesion. Adhesion tests like peel, die shear, bend performance are executed. Bend performance becomes more and more a standard in the power electronics market when it comes to adhesion testing. This test is representative when it comes to warpage that can occur in Power modules in operation.



Fig. 4 - Mandrel bend test results.

It is clear that based on different assembly conditions (time – temperature – pressure) adhesion strengths can and will vary as well.

It is not clear whether improved adhesion passed a certain point will also give improved performance in thermal cycling and or active power cycling.

The selection of substrates, substrate finish, die, die backside metallization, wire bonding etc. will play a role, not only on adhesion but on the overall performance and on the quality of the assembly over time.

## 1.2.4 Sintering film

For small to medium die sizes, polymer assisted sinter layer (fig 2) in film format is available in both laminate and pre-cut.

Thermal and electrical performance is in the range or even better than that of Pb solder.

Temperature stability up to 175°C has been proven and it is passing MSL1 and automotive tests like:

- PCT (96h @ 121C),
- HTS (1000h @ 175C)
- TCT 1000 cycles (-65C to 150C)

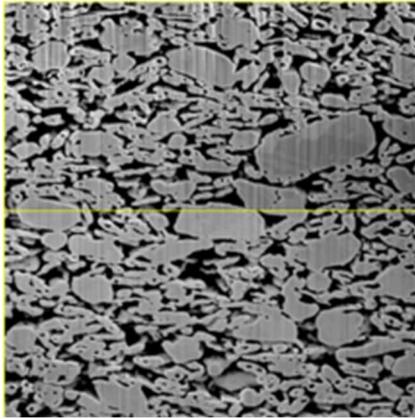


Fig 5 – sintering film cross section

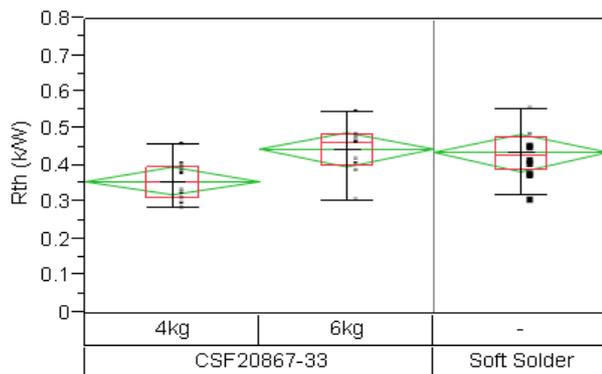


Fig 6 – thermal resistance of sintering film

## Summary

There is a range of products available for die interconnections in power electronics that need to be selected based on requirements in working temperature, thermal performance and adhesion, and based on the other assembly materials used. Selection of material and process can be made based on the different resulting properties of these materials.

## Informations diverses

**Zetta** Vous connaissez le Méga, le Giga, voire le Téra, ces préfixes décimaux de mesure de très grands nombres. En matière de quantité d'informations numériques, il va falloir se familiariser avec le zettaoctet, unité de mesure correspondant à  $10^{21}$  octets, soit 1000 milliards de milliards. L'essor des objets connectés à internet, qu'il s'agisse d'assistants numériques ou de voitures autonomes, va multiplier les données à stocker et à traiter. Selon l'étude Data Age 2025, le volume à analyser atteindra 163 zettaoctets en 2025, soit dix fois plus qu'en 2016. De plus, alors que les consommateurs étaient les premiers créateurs du volume des données mondiales, cette étude prédit que cette tendance va évoluer et que les entreprises seront à l'origine de 60% des données mondiales en 2025.

Dans cet univers numérique, qui est en pleine expansion, les ordinateurs et autres téléphones mobiles seront bientôt dépassés par les équipements informatiques portables et les objets connectés.

Les objets connectés mobiles (puces RFID, smart cards, jouets, et même colliers de chien...), par exemple, représentent aujourd'hui 18% de l'environnement numérique mondial. Leur part devrait atteindre 27 % dans six ans, selon "The digital universe of opportunities: rich data and the increasing value of the internet of things", une étude publiée par IDC pour le compte d'EMC, un spécialiste américain du stockage. D'après cette étude, en 2020, le volume de données généré dans le monde par les objets connectés sera de 40 zettaoctets (soit 40 000 milliards de Go). Dans six ans, 212 milliards de ces appareils seront en activité sur la planète. On dénombre à ce jour 20 milliards de dispositifs ou d'objets permettant de se connecter à internet, voire entre eux.

Alexandre Val

## Revue Advancing Microelectronics

En tant que membre IMAPS-France, je vous rappelle que vous avez un libre accès à l'excellente revue Advancing MicroElectronics ; dans cette revue trimestrielle vous trouvez toutes les actualités et des articles techniques sélectionnés au travers des différents évènements américains.

Nous mettons à votre disposition ces documents sur notre site.

En allant sur le site ImapsSource (<http://www.imapsource.org>), vous aurez toutes les archives de cette revue ; n'hésitez pas à vous y inscrire !

### Éditions 2017 disponibles sur notre site :

Janvier/Février 2017

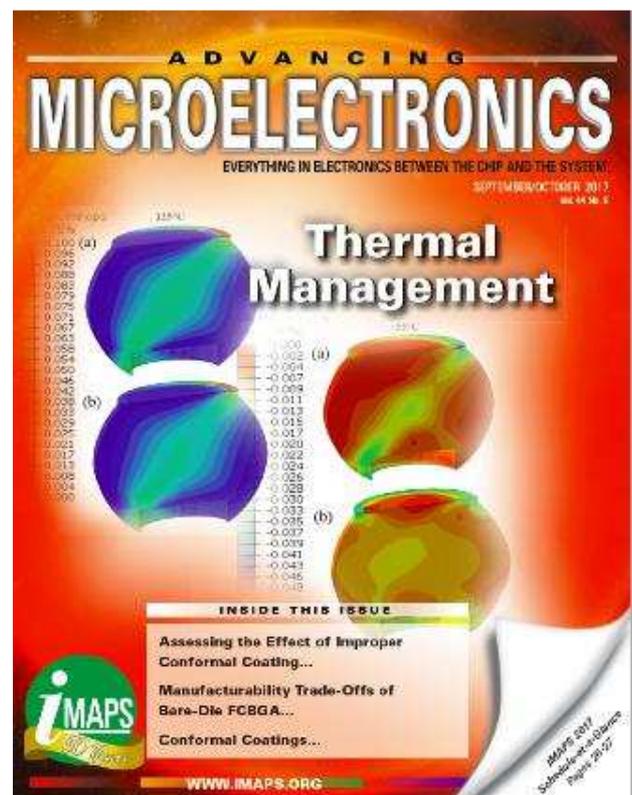
Mars/Avril 2017

Mai/Juin 2017

Juillet/Août 2017

### Les éditions suivantes viennent d'être déposées sur notre site :

Septembre/Octobre 2017



## Note importante

### Changement de domiciliation du Bureau IMAPS

17, rue de l'Amiral Hamelin  
PARIS 75783 Cedex 16

Métro : Iena (ligne 9), Boissière (ligne 6)  
Bus : 32, 63, 82  
Tél : 01 45 05 72 32

Pour tout renseignement complémentaire, contacter  
: Florence Vireton par messagerie : sur  
[imaps.france@imapsfrance.org](mailto:imaps.france@imapsfrance.org)

Visitez également notre nouveau site Internet :  
[www.france.imapseurope.com](http://www.france.imapseurope.com)

### Adhésions

N'oubliez pas de renouveler vos adhésions pour la  
prochaine année.

Pour tout renseignement complémentaire,  
contacter : Florence Vireton par messagerie : sur  
[imaps.france@imapsfrance.org](mailto:imaps.france@imapsfrance.org)

ou par téléphone au 01 45 05 72 32

*Prochaine édition : Avril 2018*