



Le mot du Président,

Chers Adhérents,

Il est fréquent de lire et d’entendre sur l’**Internet des Objets (IdO)** depuis plus d’un an, alors je me suis documenté pour mieux comprendre et dimensionner cette évolution sociétale.

L’Internet des Objets (IdO) ou **Internet of Things (IoT)** représente l’expansion d’Internet à des choses/objets et à des lieux dans le monde physique. L’Internet des objets désigne le «mouvement de liaison» d’objets quotidiens ou de nouveaux objets à Internet.

Objets connectés, domotique, e-santé, automobile, vestimentaires : la vague de l’Internet des Objets (IoT) est sur toutes les lèvres. Pour beaucoup, nous sommes entrés dans une nouvelle ère. En effet, on évalue à 10 milliards le nombre d’objets connectés à l’IoT en 2015 et on estime que ce nombre devrait atteindre les 80 milliards d’ici 2020 ; cela nous rappelle la loi de Moore !

Les résultats témoignent de la croissance et des demandes exponentielles de ce marché. Nous assistons à une première phase de développement de l’IoT qui répond au besoin de contrôle de l’univers des objets environnants : **il ne s’agit pas d’une révolution mais des prémisses.**

La multiplication des objets connectés n’a que peu d’intérêt si cela n’aide pas à améliorer son quotidien et gagner du temps. En effet, l’objectif est de pouvoir déclencher une action automatisée grâce à une information reçue en temps réel.

C’est pourquoi, la véritable innovation va se trouver dans les **interactions automatisées entre les objets, les informations et les événements.** Un défi complexe au regard de l’étendue de l’IoT et de la profusion d’objets, d’applications et d’écosystèmes différents qui existent.

Tous les professionnels ont confirmé l’importance future de l’internet des objets dans le quotidien des individus, ainsi que pour la compétitivité des entreprises.

Pour autant, la capacité d’une **ré industrialisation** de l’Europe dans le numérique partant de ses atouts dans les objets communicants, les infrastructures spécifiques de dialogues, la mesure, la robotique, met en évidence le caractère encore émergent du domaine même s’il existe dans certains secteurs des niches dans lesquelles les entreprises françaises et européennes peuvent devenir leaders, comme celui des services de télécommunications bas débit, adaptés aux objets échangeant de faibles quantités de données mais pour lesquels des exigences de sécurité et de fiabilité s’imposent ou celui du marché du « bien vivre ».

Et l’IMAPS s’adapte aux thèmes proposés de ses évènements et voire organiser des journées spéciales sur l’IoT/IdO.

Alexandre VAL

“Everything in electronics between the chip and the system” (ISHM – Une définition du Packaging)

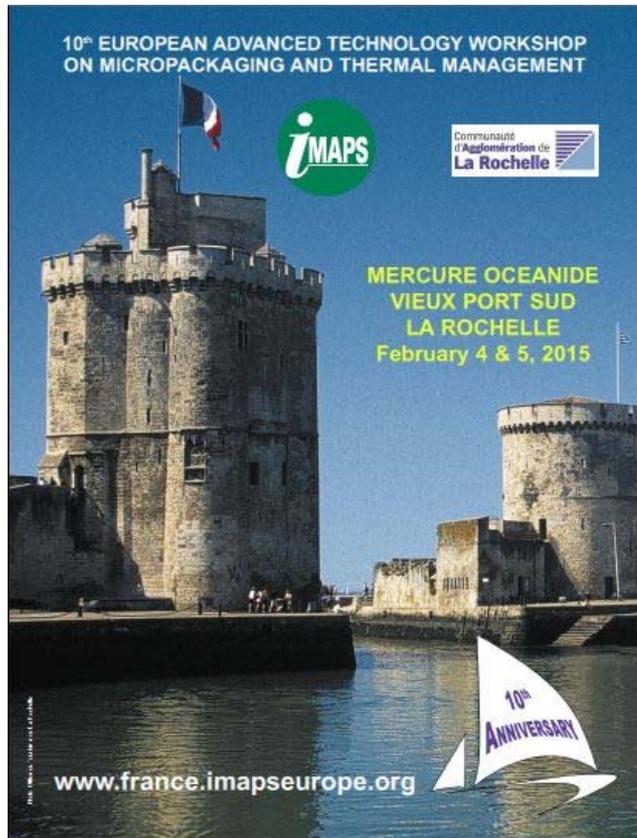
Le calendrier IMAPS France pour 2015,

<p>1-2 avril 2015, Rabat (Maroc) 1^{er} DeMeSys - (Parrainé par IMAPS-France)</p>
<p>21-23 avril 2015, Grenoble 4^{ème} MiNaPAD</p>
<p>3 Juin 2015, Paris Comité Directeur et Assemblée Générale d’IMAPS France</p>
<p>15 Octobre 2015, Tours 7^{ème} ATW Nano and Micro Power Electronics & Packaging</p>
<p>25-26 Novembre 2015, Lyon 3^{ème} ATW Microelectronics, Systems & Packaging for Medical Applications</p>
<p>3-4 février 2016, La Rochelle 11^{ème} ATW Micro Packaging and Thermal Management</p>

Activités depuis Janvier 2015,

10^{ème} ATW Thermal Management – La Rochelle

Sandrine FENEYROU
ZODIAC Data Systems



Pour ce dixième anniversaire de l'événement "European Advanced Technology Workshop on Micropackaging and Thermal management" le succès était au rendez-vous.

Le nombre de participants était aussi important que les années précédentes avec plus de 100 participants avec environ un tiers d'étrangers de 12 nationalités différentes. Le nombre d'exposants de 22 a été tout aussi un record, c'est le nombre maximum compte tenu de l'espace disponible.

Le programme comportait 20 présentations et 3 posters. **Les grands thèmes** cette année étaient:

- Le refroidissement fluide avec ou sans changement de phase,
- le refroidissement au niveau des composants,
- les simulations thermiques,
- les matériaux,
- les méthodes de caractérisation et de test.

Le keynote (David SAUMS – DS&A LLC) a été très apprécié pour son large panorama des solutions actuellement disponibles.

Par ailleurs la proximité des locaux de conférence et de restauration et la convivialité des pauses facilitent toujours la qualité des échanges entre les exposants, les auditeurs et les conférenciers; Nombreux participants sont des fidèles de cet évènement ce qui contraint les organisateurs a toujours plus de recherches pour donner de la nouveauté et originalité.

La qualité de l'organisation est soulignée tous les ans et cette année, la sortie à l'Aquarium, en a impressionné plus d'un !

L'intégralité des présentations techniques est accessible sur notre site

www.france.imapseurope.org rubrique «RECENT».

Et l'année prochaine la onzième édition... Venez nombreux

Les 3 et 4 février 2016, La Rochelle

Nano to Macro Power Electronics and Packaging 2015 Appel à Papiers



CALL FOR PAPERS
From Nano to Macro
Power Electronics and Packaging
International Workshop
15th October 2015 - TOURS, FRANCE



Following the success of the Power Electronics Workshop organized over the past six years in partnership with GREMAN (UMR 7347) and Polytech-Tours, IMAPS-France proudly announces the 7th edition of the Power Electronics and Packaging Technical and International Workshop to be held in Tours, France on October the 15th 2015. The city of Tours is located along the scenic Loire Valley which is famous for its castles built along the river.

For the third time, the event's scope becomes international: the workshop will be held in English as the official language

TECHNICAL COMMITTEE:

Stéphane BELLENGER
Christophe SERRE
Daniel ALQUIER
Lara BOETTCHER
Guo-Guan LU
Philippe PONS
Jürgen SCHLUDERER
Jacques SEBASTIEN
Corrado SPINELLA

EOLANE Angers
ST Microelectronics-Tours
GREMAN Laboratory
Fraunhofer Institute IZM
Virginia Tech
AIRBUS
ABS Corporate Research
GREMAN Laboratory
CNR-IMM Research Center

Chairman
Chairman

We invite speakers to submit abstracts relating to the following topics:

- Power management for transportation and industrial systems
- Energy harvesting systems, from nano to macro (solar grid, wind energy, photovoltaic, etc...)
- Energy conversion systems- from power to emission (lighting, ultrasonic, infrared, etc...)

These topics could be developed around several themes, such as:

- New materials and substrates dedicated to power electronics
- Thermal or thermo-mechanical or regulatory constraints (RoHS regulation, REACH, etc...)
- Dedicated technologies for integration and optimisation of power systems, including passive components (weight and size reduction, yield improvement, efficiency, etc...)
- Innovative technologies, materials and processes dedicated to interconnection and packaging (die attach, bonding wire & ribbon wire, 3D power components, etc...)
- Reliability and failure modes (impacts linked to technologies, thermal constraints, radiation, etc...), predictive methods, design of experiments, reliability
- High current and high voltage or extremely high voltage: impact on packaging technologies

Presentations will be 25 minutes in length, including 5 minutes for questions and answers. The abstract submission deadline is June the 15th. Please submit abstracts in English (Conference official language) and word format, including the name of the company or institute, the speaker and associated author(s), the title of the conference and an abstract of 250-500 words. Paper acceptance will be communicated prior to June the 26th.

Following the workshop day, IMAPS will organize in the evening a specific event followed by a dinner.

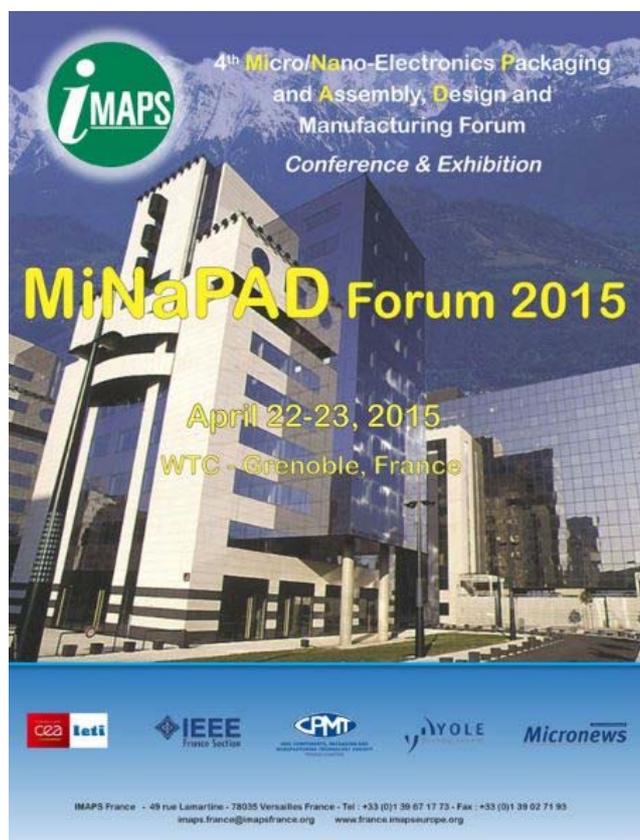
For further information, please contact Florence VIRETON Tel: +33 (0) 1 39 67 17 73

E-mail: imaps.france@imapsfrance.org; Web: <http://france.imapseurope.org/>



Les informations sont accessibles sur notre site www.france.imapseurope.org rubrique «POWER 2015».

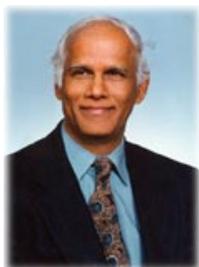
4^{ème} MiNaPad – Grenoble
Gilles POUPON
CEA-LETI



L'édition 2015 de la conférence MINAPAD aura lieu du 21 au 23 avril au World Trade Center de Grenoble.

La conférence accueillera une quarantaine d'intervenants venus du monde entier. Ils aborderont tous les domaines techniques couvrant l'assemblage, l'encapsulation et l'interconnexion des composants électroniques, de la puce au système en passant par la carte et le boîtier. Ils présenteront les dernières innovations technologiques et techniques, les nouveaux matériaux, leurs performances et les caractérisations associées.

Parmi les orateurs invités, MINAPAD aura l'honneur d'accueillir cette année :



Le prestigieux **Professeur Rao TUMMALA** du **GEORGIA TECH** à Atlanta. Il

nous montrera comment intégrer des systèmes électroniques 2,5 et 3D à l'échelle de substrats en verre, en silicium ou organiques.



Dans un autre domaine, **Monsieur Yannick BOURDIN**, **Directeur du site EOLANE d'Angers**, expliquera les nouveaux défis lancés aux EMS (Electronics Manufacturing Services) pour faire face à l'évolution des systèmes électroniques sur différents marchés comme l'automobile et la défense.



Enfin, **David Clark**, **Directeur de Production chez AMKOR Europe**, présentera les défis et les opportunités en packaging avancé pour l'Internet des Objets (IoT). Il abordera aussi les conséquences sur les OSATs (Outsourced Semiconductor Assembly and Test).

Notons également qu'une table ronde, organisée par SEMI-Europe, se déroulera sur le thème « **Comment aborder la fabrication petite série ou le prototypage de micro-dispositifs électroniques pour des PME** ».

Invité par IEEE CPMT France dans le cadre de MINAPAD, le **21 avril après midi**, le professeur **Rao TUMMALA** donnera une lecture sur « *l'évolution du packaging des microsystèmes électroniques passés, présents et à venir* ».

Pour sa part, le salon rassemblera plus de 30 exposants répartis sur les 1200m² de l'Atrium.

L'intégralité du programme technique et le formulaire d'inscription sont accessibles sur notre site www.france.imapseurope.org rubrique « MINAPAD 2015 ».

Nous vous attendons nombreux pour ces trois journées qui s'annoncent très bonnes niveau technique tant par les orateurs invités que par les sujets présentés lors des sessions et par les possibilités de développer vos réseaux professionnels.

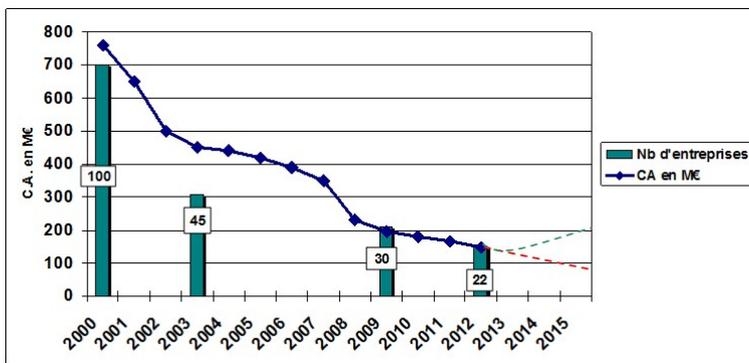
Programme MEREDIT

Bernard LEDAIN

Directeur des Programmes MEREDIT

En 2010, les industriels du Circuit Imprimé avaient alerté les pouvoirs publics et les grands donneurs d'ordres, sur le risque réel de disparition de leur activité.

Le chiffre d'affaire de la filière est en constante régression passant de 800 millions d'Euros en 2000 à 150 Millions d'Euros en 2013.



Sans réaction forte, l'évolution naturelle conduit à un chiffre d'affaire inférieur à 120 Millions d'Euros en 2015. Il ne reste plus aujourd'hui qu'une **vingtaine de fabricants de circuits imprimés en France**.

Le circuit imprimé étant reconnu par les donneurs d'ordre comme **un maillon essentiel** pour l'industrie électronique en France, 4 industriels représentant 70% de la production française ont décidé de faire des propositions pour redynamiser la filière.

CIMULEC, ELVIA, GTID et SYSTRONIC ont donc créé un GIE pour mutualiser leurs moyens techniques et financiers pour accroître la compétitivité de la filière et accélérer les développements au profit de ses clients.

Le projet MEREDIT a été retenu par l'Etat dans le cadre du Programme d'Investissements d'Avenir. Ce programme sur 4 ans de 10 MEuros est soutenu à hauteur de 4 MEuros par BPI. Les fabricants eux-mêmes contribuent pour 3.5 MEuros et les clients à hauteur de 2.5 MEuros.

La réunion de démarrage a eu lieu en juin 2013, et le programme, maintenant dans sa deuxième année peut démontrer des résultats tangibles.

Le « club MEREDIT » réunit deux à trois fois par an des experts des différentes sociétés et organismes qui ont choisi de soutenir financièrement cette initiative.

Il contribue à définir les actions à réaliser pour répondre au mieux aux préoccupations des clients, et bénéficie des résultats des travaux.

La structure MEREDIT comprend deux personnes : un Directeur des Programmes et un Responsable de la veille technologique. L'ensemble des développements est réalisé par les cadres des différents sites des fabricants membres du GIE.

Le programme de travail est articulé autour de différentes tâches :

- Une veille technologique et concurrentielle qui donne lieu à une synthèse mensuelle.
- Des actions de développements technologiques (faisabilité et qualification) ciblées sur des demandes des clients.
- Des actions d'améliorations industrielles visant à améliorer le service et à rendre la filière plus compétitive.
- Des actions de formation visant à pérenniser les connaissances acquises.

La road map ci-dessous synthétise les principales directions identifiées à ce jour.

L'adhésion souhaitée au Club MEREDIT d'autres sociétés des domaines automobile, transport, médical notamment, permettra d'enrichir et de compléter cette road map.

MEREDIT ROAD MAP



Histoire de la propriété intellectuelle (IP) concernant la technologie Fan-out

Christian VAL

SiP Packaging – Consultant

La technologie du Fan-out ou wafer reconstitué est de plus en plus utilisée pour la réalisation des boîtiers BGA car il n'y a ni fils de câblage ni PCB d'interconnexion.

Outre, Nanium issue de Siemens, d'Infineon puis de Qimonda (ligne en 300mm), on trouve ST Microelectronics et récemment ASE et Samsung qui auront une ligne de fabrication en 300mm en 2015.

Il y a plus de 10 ans, la première compagnie à produire des boîtiers Fan-out avec une ligne de 200mm puis de 300mm fut Freescale / Motorola. L'histoire de la propriété intellectuelle du Fan-out est digne d'un thriller, tant il faut remonter dans le temps et interroger les « survivants ».

Histoire de la propriété intellectuelle du Fan-out

Freescale a longtemps revendiqué la paternité de cette technologie grâce à un brevet de Motorola déposé le 2 février 1988 par James Drye et ses collègues.

Ayant rencontré plusieurs fois le directeur technique de Freescale : Karl Johnson à Austin puis à Tempe ; à partir de 2006 nous avons parlé de ce sujet et consulté ce brevet de base. J'étais d'accord avec Karl pour penser que le texte était très explicite, toutefois, Motorola proposait de mettre du verre basse température à la place de l'époxy comme actuellement. En général, l'homme de l'art, en lisant ce texte pouvait utiliser autre chose que du verre, mais nous verrons que les juges en décideront autrement.

Entre temps, une autre équipe, celle de General Electric avait proposé la technologie « Chip First ». J'ai eu la chance de rencontrer plusieurs fois cette équipe conduite par Raymond Fillion, à leur laboratoire central de Schenectady ou ils m'invitaient à leur congrès annuel entre 1985 et 1995 en tant que collègues venant de Thomson-CSF. L'équipe de R. Fillion avait environ 25 brevets autour du Packaging y compris le Chip First dont le premier du 8 février 1994 (N° 0611 129), explicite la technique d'interconnexion sans fils. Toutes les puces ont leur faces actives en haut et non vers la peau collante, ce qui posait un gros problème pour effectuer les couches de redistribution car la disparité des épaisseurs de puces rendait difficile l'utilisation des technologies de photogravure planaire, bien

qu'intéressés par cette approche nous n'avions pas donné suite chez Thomson car cette technique semblait trop « acrobatique ».

Le responsable du laboratoire de Microélectronique de GE et chef de R. Fillion était M. James E. Kohl un scientifique reconnu.

J'ai retrouvé M. Kohl en juin 2014 à Boston où il est PDG de la société EPIC. Lui et certains de ses collègues de GE comme Charles Chuck and William Eichelberger, ont lancé la société EPIC en 1994 et ont déposé un brevet le 24 novembre 1998 (N° 5 841 193) où ils proposent une amélioration par rapport à R. Fillion à savoir, le placement des faces actives des puces sur une peau collante, permettant ainsi de disposer d'une surface plane pour effectuer les RDL.

En novembre 2009, James E. Kohl et W. Eichelberger ont déposé un second brevet sur l'interconnexion des 2 faces ; bien que ce brevet me semble beaucoup moins pertinent, EPIC présente leur IP avec ces 2 brevets.

En 1996, EPIC décidait de lancer une ligne pilote (100 mm) basée sur le Fan-out et leur confiance était élevée car ils indiquaient sur chacun de leurs documents la phrase suivante :

"These EPIC founders foresaw benefits with this technology ...".

Actuellement, Freescale utilise un polymère du type époxy comme matériau de moulage autour des puces retournées ; ils ont modifié le terme générique de Fan-out (par opposition à Fan-in utilisé pour les Flip Chip) en « Redistributed Chip Package (RCP) ».

En 2010, Karl Johnson négociait pour Freescale la vente de la licence RCP à Nepes une société Coréenne et leur transférait leur ligne de 300 mm.

A cette même période, EPIC et Freescale entraient en conflit au sujet de l'IP, un jugement rendu en 2013 donnait gain de cause à EPIC et depuis, Freescale indique sur l'ensemble de ses documents :

«Freescale is licensed by EPIC Technology Inc to make and sell packages that include EPIC's "Chip First" technology and related patents".

Durant l'année 2007, Infineon lance une ligne Fan-out qui est nommée: "Embedded Wafer Level Ball Grid Array (e-WLB)", sans se soucier, apparemment de l'IP d'EPIC. Selon nos collègues d'Infineon, ils n'ont jamais eu de problèmes juridiques (nous verrons pourquoi à la fin de cette note).

En 2008, Stat Chip Pac et ST Microelectronics lancent une ligne de production à Singapour « Fan-out Wafer Level Packaging (FOWLP) » ; le directeur technique : Xavier Baraton, me confirme qu'ils ont

un agrément avec Infineon et qu'il n'y a pas de problèmes avec l'IP.

A ce jour, plus de 1,5 milliard de boîtiers BGA en Fan-out ont été fabriqués et Nanium est actuellement le premier fabricant mondial avec 500 millions de boîtiers/an, sans qu'aucun problème d'IP ne soit apparu. Tant ST Microelectronics que Nanium utilise la couverture technologique d'Infineon.

En Avril **2014** j'ai rencontré le PDG de Nanium M. Armando Tavares qui m'a précisé qu'ils avaient environ 50 clients pour de nouveaux produits incluant même des produits pour Freescale ; les problèmes d'IP n'ont même pas été évoqués.

Comme déjà indiqué, le 4 juin **2014** j'ai rencontré M. Kohl chez EPIC à Boston afin de connaître la fin de l'histoire. EPIC est une très petite société qui n'a quasiment pas de production et le chiffre d'affaires est inférieur à 1 million d'Euros.

J'ai félicité M. Kohl d'avoir fait valoir ses droits d'IP et d'avoir gagné son procès contre une grande société comme Freescale. Malheureusement, à l'issue du procès, les avocats de Freescale lui ont proposé un échange de brevets, sans compensation en espèces, comme indiqué par M.Kohl :

"Yes, we won against Freescale but we have received no money, Freescale has simply exchanged a patent portfolio against our patents".

A la question: pourquoi ne poursuivez-vous pas les autres compagnies qui copient vos brevets (Infineon, STMicroelectronics, Chip Pac, Nanium, ASE, Samsung...), vous gagneriez car il y a jurisprudence après le précédent avec Freescale ; la réponse a été :

« Epic n'a pas assez de ressources pour faire cela ».

La morale de cette Histoire de propriété Intellectuelle est que celle-ci ne compte pour rien devant la puissance juridique des grandes compagnies. Les petites sociétés ne pouvant mobiliser d'importantes ressources sur plusieurs années pour défendre leurs droits.

En conclusion, il semble bien que la technologie Fan-out soit totalement libre d'accès.

Outre la fabrication de boîtiers BGA, le Fan-out est utilisé pour l'interconnexion 3D.

Ainsi, 3D PLUS empile les Known Good Rebuilt Wafers afin de réaliser des modules de mémoires ou des SiP. 3D PLUS a un portefeuille de 15 brevets couvrant cette technologie depuis 2005.

Informations diverses

Site Internet se modernise

Des améliorations sont en cours pour vous offrir plus de fonctionnalités et de valeurs ajoutées.

Adhésions

Les adhésions restent toujours possibles alors ne manquez pas à vous ré inscrire et promouvoir notre association.

Assemblée Générale le 3 Juin à l'Espace Hamelin

L'appel à candidature pour le Comité Directeur va être lancé dans quelques semaines. Nous invitons tous ceux qui ont des idées et l'envie de les promouvoir, au bénéfice des métiers de la microélectronique et du packaging, à participer à cette élection en vue de s'impliquer dans la vie et l'évolution d'IMAPS France.

Pour toute information, inscription ou adhésion, contacter

Florence Vireton

imaps.france@imapsfrance.org

01 39 67 17 73

N'oubliez pas de visiter notre site Internet.