

imaps-France infos

N° 39, juillet 2010

Rédaction Jean-Paul Droguet

49 rue Lamartine - F-78000 Versailles

Calendrier IMAPS France 2010 - 2011

7 Septembre 2010 Assemblée Générale
FOREST HILL "Paris, Meudon, Vélizy"

18 novembre 2010, Tours
Journée Puissance en Microélectronique

9 Décembre 2010, Paris
Journée Connectique

2-3 février 2011, La Rochelle
6e ATW Européen Micropackaging et Management
Thermique

CIEN Paris

Le Carrefour de l'Industrie Electronique et Numérique, nouvel événement fédérateur annuel des syndicats professionnels de l'Electronique, se tenait au Parc des Expositions de la Porte de Versailles les 1er, 2 et 3 juin. IMAPS France avait souhaité s'associer à cet événement sous une forme différente de nos prestations habituelles.

INTERCONEX a finalement réuni quinze exposants pour participer à l'exposition sous pavillon IMAPS.



En parallèle, une salle de conférence avait été réservée pour un cycle technique IMAPS, de formation, sur les trois journées

Mardi 1er juin - Technologies d'Interconnexion et de Packaging

Jean-Marc Yannou, YOLE Développement, présentait une excellente synthèse de l'importance croissante des technologies de packaging dans la conception, la fabrication, les performances et la valeur ajoutée des matériels électroniques. Initialement perçu comme un élément secondaire, comparé à l'élément « noble » constitué par la production des composants semi conducteurs, le packaging s'est longtemps limité à une mise en boîtier reportée sur des cartes jouant le rôle de support mécanique et de connecteur électrique. Régi par des standards géométriques de formats de boîtiers, de cartes, de racks et d'armoires, il laissait peu de place à l'innovation pour les matériels civils. Seuls des produits spécifiques, en série petite ou moyenne pour applications militaires, aéronautiques ou spatiales, justifiaient un effort de miniaturisation et de tenue à des contraintes d'environnement sévère à travers des filières parallèles (hybrides, MCM). Le cours de Jean-Marc Yannou fait ressortir l'évolution progressive vers une large diversification des modes d'interconnexion et de packaging, liés aux divers secteurs de marché, à leurs exigences de performances et de coût et à leurs contraintes. L'explosion des produits grand public portables (informatique, télécom, GPS, WiFi) introduit les exigences d'encombrement et de poids dans des secteurs de très grand volume de production.

L'industrie automobile allie grande série et environnement sévère et le médical exige de plus en plus miniaturisation et haute fiabilité.

Les technologies d'interconnexion et de packaging ont répondu à ces exigences par des innovations ciblées que Jean-Marc Yannou a mises en perspective dans les différents secteurs de marché.

Les plus récentes innovations tendent à effacer la frontière technologique et industrielle entre fabrication des puces et assemblage avec le développement de filières de packaging sur la tranche de silicium. Nous aurons l'occasion de reparler de ce Wafer Level Packaging à propos du workshop IMAPS/LETI qui lui était consacré dans le cadre de la semaine MINATEC Crossroads.

Mercredi 2 juin - Circuits imprimés HDI par Sylvain Leroux JETWARE

Basé sur une longue expérience des technologies de circuits imprimés rigides (PCB) et souples (FPC) le cours de Sylvain Leroux met l'accent, pour les technologies HDI, sur l'interactivité croissante entre la phase de conception (CAO) et les contraintes de la phase de production (ou d'approvisionnement) des cartes.

Les propriétés physico-chimiques, électriques et mécaniques des matériaux sont décrites en relation avec les architectures multicouches.

Leur incidence sur les performances électriques, la tenue aux contraintes d'environnement et les coûts ont été expliqués.

Dès la phase, de conception les règles pour le routage, pour la fabrication des cartes, pour l'assemblage BGA et la réparabilité prennent en compte l'intégrité des signaux rapides et la fiabilité dans le cadre économique propre à chaque équipement. (Design for cost)

Jeudi 3 juin - Le brasage des composants électroniques par Daniel Muller IFTEC

La session présentée par Daniel Muller est une revue détaillée des procédés de brasage, destinée à en améliorer la compréhension par les personnels concernés. En première partie, les conditions métallurgiques, chimiques et thermiques d'un brasage de bonne qualité ont été exposées.

Différents types d'alliages ont été présentés, avec ou sans plomb ; la nécessaire compatibilité entre les profils de température requis pour leur mise en oeuvre et les caractéristiques des éléments à braser (cartes et composants) a été soulignée.

Le rôle déterminant des finitions métalliques des circuits imprimés et des composants brasés a été rappelé ainsi que les conditions d'utilisation des flux et leurs inconvénients potentiels.

Dans une seconde partie, après rappel des principaux modes de transfert thermique, les principaux procédés de brasage industriel ont été décrits avec les équipements de production nécessaires à leur mise en oeuvre.

Journée "Embedded Wafer Level Packaging"

Comme nous l'avions annoncé dans nos éditions précédentes, les troisièmes **MINATEC Crossroads**, du 21 au 25 juin 2010, ont accueilli, sur le campus MINATEC à

Grenoble, un millier de personnes, dont deux cent cinquante visiteurs venus du monde entier, ainsi qu'une centaine d'orateurs français et étrangers.



Dans ce cadre entièrement consacré aux micro- et nano technologies, IMAPS France associée au LETI, organisait le 24 juin, un workshop dédié aux technologies émergentes de packaging et interconnexion sous le titre "**Embedded Wafer Level Packaging Workshop**". Malgré quelques craintes de dernière minute, liées à la grève des moyens de transport, cette journée a rencontré un franc succès avec près de cent participants dont un tiers d'étrangers.



Le programme comportait dix présentations orales en deux sessions.

Les principaux acteurs européens de la microélectronique y étaient représentés :

- Des organismes de recherche appliquée avec, à côté du LETI, l'IMEC, l'institut FRAUNHOFER et l'Université Technique de Berlin (TUB).
- Les industriels ST-Microelectronics, Infineon, NXP, IPE-DIA, 3D+, AT&S. La présence à leur côté de la société coréenne NEPES atteste du caractère mondial des orientations technologiques présentées.

Là encore la force motrice est clairement le développement de produits grand public nomades dans les secteurs informatique, télécommunication, médical, photographie/vidéo numérique, GPS.

Les objectifs universellement revendiqués restent les gains d'encombrement et de poids et la maîtrise des coûts, malgré l'intégration de fonctionnalités croissantes. La compatibilité des performances avec la montée en fréquence et/ou en débit d'informations numériques est naturellement requise. L'efficacité du management thermique doit prendre en compte l'augmentation de la densité de puissance dissipée par les composants.

Il n'est pas possible ici de décrire les différentes solutions technologiques proposées pour répondre au mieux à ces contraintes souvent contradictoires.

On essaiera d'en dégager les lignes directrices bien mises en relief par la revue de Jean-Marc Yannou en ouverture de la journée.



La première approche, aujourd'hui au stade industriel est issue des technologies flip-chip. Connue sous le sigle WL-CSP ou Fan-In WL-CSP, elle permet un montage direct sur carte imprimée sans épanouissement des plots. L'encombrement et les performances électriques sont optimisés.

Elle est limitée aux composants de petite taille à faible nombre d'entrées/sorties (moins de 200). La dissipation thermique n'est pas très bonne et le coût final dépend du rendement des puces du wafer.

Pour faire face à ces contraintes la solution Fan-Out WL-CSP repose sur la fabrication collective de boîtiers par moulage de wafers reconstitués de puces testées. Une métallisation multicouche permet l'épanouissement des plots pour accorder les pas des puces à grand nombre d'entrées/sorties avec ceux des cartes imprimées. Des variantes permettent des structures SIP et 3D.

Une approche complètement différente consiste à utiliser les technologies de circuits imprimés. Le packaging est réalisé en enfouissant des composants actifs ou passifs dans la structure laminée (chip embedding).

Ces divers concepts trouveront leur intérêt en fonction des exigences prioritaires des applications concernées.

Assemblée Générale et Comité Directeur

L'Assemblée Générale des membres d'IMAPS France se tiendra le **7 septembre** après-midi. Elle sera précédée, le matin comme les années précédentes, par une réunion du Comité Directeur de l'association.

Nous attirons votre attention sur le changement de lieu. L'Assemblée Générale 2010 et Le Comité directeur se réuniront à l'**hôtel Forest Hill «Paris, Meudon, Vélizy »** accessible par la voie rapide 118 (sortie N° 3, Meudon, Velizy).

Journée Puissance en Microélectronique, 18 novembre 2010 Tours

La journée « La Puissance en Microélectronique », organisée avec le Laboratoire de Microélectronique de Puissance se déroulera le **18 novembre à Tours**. L'appel à communication a été diffusé.

Le Comité Technique attend des propositions de présentation orale (15 minutes + 5 minutes de questions) sur les thèmes suivants :

- Gestion énergétique des systèmes,
- Nouveaux matériaux pour l'électronique de puissance,
- Nouvelles applications de l'électronique de puissance :
 - Du véhicule hybride à la voiture électrique,
 - L'éclairage par LEDs de puissance,
 - La dissipation thermique dans les applications mobiles,
 - Electronique et photovoltaïque.
- Technologies innovantes d'interconnexion et d'assemblage pour fortes puissances, fort courant, haute tension,
- Fiabilité, retour d'expérience,
- Sensibilité des composants actifs de puissance à l'environnement radiatif naturel (protons, neutrons) et modes de défaillance.

Les auteurs qui souhaitent faire une présentation sont invités à faire parvenir une proposition résumée sur une page, sous format Word, avec les indications suivantes : le nom de la société, le nom du conférencier, les auteurs associés, le titre de la conférence et le texte résumé.

La date limite d'envoi est le **3 septembre 2010**.

L'acceptation des propositions sera notifiée par le Comité technique le **16 septembre 2010**.

Merci d'envoyer les courriers à :
IMAPS Comité technique, Florence VIRETON
 E-mail : imaps.france@imapsfrance.org

Journée Connectique Paris, Espace Hamelin

Organisée avec le GIXEL, la journée Connectique se tiendra, le **9 décembre** 2010 dans les locaux de l'**Espace Hamelin**, 17 rue Hamelin à Paris dans le 16^e arrondissement.

L'appel à communication a été diffusé.

Tous les types de connectiques sont concernés :

- Haute densité, forte puissance, haut débit, RF ou hyperfréquences, optique,
- Fixes ou démontables
- Applications aux télécommunications, à l'automobile, aux systèmes militaires, aéronautiques ou spatiaux,
- Fiabilité et retour d'expérience

Les auteurs qui souhaitent faire une présentation sont invités à faire parvenir une proposition résumée sur une page, sous format Word, avec les indications suivantes : le nom de la société, le nom du conférencier, les auteurs associés, le titre de la conférence et le texte résumé.

La date limite d'envoi est le **3 septembre 2010**.

L'acceptation des propositions sera notifiée par le Comité technique le **16 septembre 2010**.

Merci d'envoyer les courriers à :

IMAPS Comité technique, Florence VIRETON

E-mail : imaps.france@imapsfrance.org

6e ATW Européen Micropackaging & Management Thermique

Compte tenu du succès renouvelé de l'édition 2010 et de la satisfaction largement exprimée des participants, IMAPS France prépare d'ores et déjà le 6e ATW Européen Micropackaging et Management Thermique et vous donne rendez-vous à La Rochelle les **2 et 3 février 2011**.

Partenaire d'IMAPS France

ARCSIS organise les **7 et 8 novembre** à Gardanne « **Arcsis Electronic Packaging Days2010** » dédié aux composants imprimés souples.

Pour information ou pour soumettre un papier avant le 16 juillet, contacter :

Corinne Joachim

Tél. : 04 42 53 81 50

E-mail : contact@arcsis.org

Site : <http://www.arcsis.org>

Journée Connectique d'IMAPS France

Jeudi 9 décembre
2010
Paris

iMAPS

IMAPS-France - 49 rue Lamartine - 78035 Versailles
Tél. : +33 (0)1 39 67 17 73 - Fax : +33 (0)1 39 02 71 93
e-mail : imaps.france@imapsfrance.org - Site : www.imapsfrance.org