

imaps-France infos

N° 37, mars 2010

Rédaction Jean-Paul Droguet

49 rue Lamartine - F-78000 Versailles

Le mot de la Présidente, Brigitte Braux

Comme pour chaque parution, je m'apprêtais à décrire avec enthousiasme le succès de notre dernier workshop quand, au même moment, j'ai vu sur mon petit écran les images de dévastation de toute la région vendéenne et charentaise et particulièrement de La Rochelle. La tempête a fait d'énormes dégâts jusque dans le port des Minimes si proche du lieu de nos conférences.

Sentiments de tristesse et d'inutilité face aux événements. Que pouvons-nous faire à notre niveau ? Pas grand-chose si ce n'est de rester fidèle à notre rendez-vous et revenir en février 2011 pour la prochaine édition de l'ATW sur la gestion de la thermique et le Micropackaging.

Souhaitons beaucoup de courage à tous ceux qui vont devoir reconstruire et essayer d'effacer les traces de cette tempête.

Jean-Paul a parfaitement résumé le contenu des conférences qui ont été d'excellente facture et qui nous ont montré combien le monde des matériaux pour la gestion de la thermique était en évolution.

La conclusion logique de cet atelier était tout naturellement la reconduction sur 2011 de la prochaine édition. Le prochain événement technique IMAPS aura lieu à Grenoble, le 24 juin pendant la semaine de Cross Roads du LETI. Le programme des conférences est déjà bouclé et je vous conseille de vous inscrire le plus tôt possible, le nombre de places pour chaque conférence étant limité.

A bientôt sur notre prochain point de rendez-vous en espérant des jours meilleurs.

Brigitte Braux
Présidente IMAPS France

Calendrier IMAPS France 2010

24 juin 2010, MINATEC Grenoble
"Embedded Wafer Level Packaging"
Journée IMAPS-LETI

18 novembre 2010, Tours
Journée Puissance en Microélectronique

9 Décembre 2010, Paris
Journée Connectique

Le 5e ATW Européen Packaging & Management Thermique



Le cinquième ATW Européen « Micropackaging & Management Thermique » se tenait du 2 au 4 février 2009 à la Rochelle.

Dans le numéro de janvier nous avons souligné la dimension internationale du programme technique avec treize présentations, sur vingt trois, faites par des intervenants étrangers de sept pays différents.

La même tendance s'est confirmée au niveau de l'origine des participants avec vingt deux étrangers venus de dix pays différents, sur un total de soixante dix huit. Allemagne, Autriche, Belgique, Espagne, Etats-Unis, Finlande, Grèce, Pologne, Portugal et Royaume Unis

étaient représentés. Il est intéressant de souligner qu'avec six représentants c'est la délégation américaine qui était la plus nombreuse, devant celle de l'Allemagne.

Déroulement des travaux



La session d'ouverture était particulièrement attrayante avec la conférence invitée «Thermo-Mechanical Design Challenges for Silicon Validation » par Rahima Mohammed et Ashok Kabadi du groupe INTEL.

Ces deux excellents orateurs ont exposé les stratégies de validation des règles de conception et de dessin face aux profils de température requis. La méthodologie consiste à associer la prévention des défauts en phase de conception à des essais permettant de détecter et corriger ceux qui doivent l'être et, éventuellement, de s'accommoder des autres (Prevent-Detect-Survive).

Au-delà de la description méthodologique, l'exposé prend en compte les tendances technologiques qui conditionnent, entre autres, l'évolution des problèmes thermiques au niveau des composants et des systèmes : Réduction dimensionnelle des règles de dessin, augmentation du nombre de composants par puce, montée en fréquence, caractéristiques électriques, puissance totale et surfacique croissantes, nombre d'entrées/sorties et réduction du pas des plots, performances des dispositifs de refroidissement.

Du fait de l'omniprésence des composants de ce fabricant dans les matériels professionnels ou grand public, portables ou non (Intel inside !), et de ses ambitions dans la téléphonie, l'intérêt de cette présentation dépasse le strict contexte interne de l'entreprise.

Pour ce qui concerne le programme technique, proprement dit, rappelons que ce cinquième ATW était articulé sur quatre thèmes directeurs, les applications, les matériaux, les moyens de simulation/test et les dispositifs de refroidissement.

Il n'est pas possible ici de commenter en détail les différents exposés de ces deux journées très riches. On essaiera plutôt d'en dégager quelques temps forts et les principales lignes directrices

Pour les matériaux plusieurs tendances complémentaires ressortent des présentations :

Boîtiers/Base plate

Progrès des matériaux composite métal-graphite, métal-diamant, alliant haute conductivité thermique, faible coefficient de dilatation et faible masse spécifique.

Substrats/ pastilles de diffusion thermique

Le nitrure d'aluminium et le composite aluminium carbure de silicium sont devenus des classiques tandis que les composites à base de diamant synthétique ou de nanostructures confirment leur intérêt.

Assemblage

C'est un des points qui fait l'unanimité.

Dans la mesure où les matériaux empilés ont été sélectionnés pour leur très bonne conduction thermique les résistances thermiques parasites des interfaces sont de moins en moins négligeables. C'est ce qui justifie l'intérêt porté par tous les experts aux matériaux d'interface thermique (TIM comme Thermal Interface Material pour les anglo-saxons). Electriquement isolants ou conducteurs, sous forme de films, de pâte ou de graisse, avec ou sans changement d'état, ces matériaux jouent un rôle de plus en plus sensible.



Pour ce qui concerne les systèmes de refroidissement on ne peut que souligner la diversité inventive des solutions utilisées : passifs ou actifs, dans l'air ou par liquide, les procédés de refroidissement bénéficient des progrès de la micromécanique permettant de réaliser des échangeurs à haute densité d'ailettes.

Pour les très fortes puissances on notera les progrès des refroidissements par changement d'état (vaporisation de liquide) ou par ébullition. Ce dernier procédé était le sujet d'une remarquable présentation sur l'influence négative des bulles de vapeur sur le transfert de chaleur et leur élimination par ultrasons.

Les principales applications qui ressortent de ces deux journées concernent les dispositifs de forte puissance pour l'aéronautique, l'automobile, la traction ferroviaire et le domaine spatial mais on assiste aussi à l'émergence du management thermique pour l'optoélectronique, en particulier diodes laser et LED de puissance.



Les visuels des présentations font l'objet d'un CD disponible au siège d'Interconex (100€).

L'exposition sur table réunissait dix exposants et a bien joué son rôle de lieu de communication, technique et commerciale, entre les exposants et les autres participants.

Enfin, comme chaque année, les deux journées studieuses comportaient une soirée de détente avec la visite du Musée du Nouveau Monde suivi d'un sympathique dîner dans la très belle salle du Café de la Paix.



Journée "Embedded Wafer Level Packaging"

Organisée avec le LETI, dans le cadre des « MINATEC Crossroads », cette journée de technologie avancée se déroulera le 24 juin à Grenoble.



MINATEC est un campus d'innovation pour les Micro- et Nanotechnologies.

Grâce à une expertise exceptionnelle et à des infrastructures de très haut niveau, pour l'enseignement, la recherche et l'industrie, il a pu nouer des alliances technologiques et scientifiques à l'échelle mondiale.

Quatre mille personnes y travaillent sur un site de 20 hectares.

Pour la troisième édition de MINATEC Crossroads, du 21 au 25 juin 2010, MINATEC prépare un bouquet d'une douzaine d'événements consacrés à la recherche fondamentale, aux applications industrielles et à l'enseignement dans le domaine des micro et nanotechnologies. L'édition 2010 devrait accueillir un millier de personnes, dont deux cent cinquante visiteurs venus du monde entier, ainsi qu'une centaine d'orateurs français et étrangers. Elle sera notamment marquée par la Revue annuelle du LETI, par une conférence sur les nouvelles technologies de l'énergie et par des workshops.

IMAPS France s'est associé au LETI pour en définir et organiser un qui sera consacré, le 24 juin, aux technologies émergentes de packaging et interconnexion sous le titre «Embedded Wafer Level Packaging Workshop».

La demande croissante de produits portatifs et la nécessité de disposer d'objets plus petits, plus légers et meilleur marché expliquent les progrès rapides des technologies de packaging au niveau de la tranche de silicium (Wafer Level Packaging ou WLP). Aujourd'hui, un niveau supplémentaire est franchi avec le packaging enfoui dans le substrat (Embedded Wafer Level Packaging) qui permet d'améliorer très sensiblement le niveau d'intégration au niveau de la puce ou du système. On pense en particulier à l'épanouissement des entrées/sorties par des couches de redistribution pour accorder leur densité avec celle des supports d'interconnexion, substrat ou carte PCB.

Différents concepts sont développés dans le monde. Les choix dépendent des contraintes liées à l'application et de la taille du marché. L'objectif de ce workshop est de donner une vision des technologies «Embedded WLP » dans plusieurs domaines d'application. Les principaux acteurs européens présenteront l'état de l'art et les nouvelles solutions envisagées, leurs avantages potentiels et leurs contraintes de mise en oeuvre. Le programme technique de la journée sera diffusé en mars.

A côté du CEA-LETI, IPDIA, 3DPIus, YOLE, NXP, ST-Microelectronics, INFINEON, NEPES, ATS, YOLE et les instituts de recherche IMEC et Fraunhofer IZM ont confirmé leur participation.

C'est donc dans un cadre prestigieux, un environnement enrichissant et avec un programme de haute tenue qu'IMAPS France espère réunir environ cent participants à cette journée.

Les membres IMAPS bénéficient d'un tarif préférentiel. Retenez dès à présent la date du 24 juin. Pour toute information sur les modalités d'inscription, contacter Florence Vireton Imaps.france@imapsfrance.org
Tél. 01 39 67 17 73

Journée Puissance en Microélectronique, Tours, 18 novembre 2010

Le succès de la journée organisée le 25 novembre 2009 à Talence, avec le Laboratoire IMS, dont nous avons rendu compte dans le numéro précédent, incite IMAPS France à reconduire le thème de « La Puissance en Microélectronique » en 2010 avec un autre laboratoire universitaire.

La présence à Talence de Laurent Ventura, directeur du Laboratoire de Microélectronique de Puissance, ayant facilité les premiers contacts, c'est donc à Tours que se déroulera le 18 novembre l'édition 2010.

Le LMP a été créé en 1996 dans le cadre d'un partenariat avec ST Microelectronics.

Au cours des années 2000 ce partenariat s'est progressivement élargi.

Il réunit aujourd'hui quatre laboratoires autour de ST et du Commissariat à l'Energie Atomique (centre Le Ripault) dans le cadre du CERTeM, Centre d'Etudes et de Recherches Technologiques en Microélectronique. Outre le LMP on y trouve le Laboratoire Ultra Sons Signaux et Instrumentation, le Laboratoire d'Electrodynamique des Matériaux Avancés et le Groupe d'Energétique des Milieux Ionisés (Orléans).

Le LMP comprenait en 2009, 10 enseignants-chercheurs, 3 chercheurs post-doctorants confirmés et 17 doctorants. Il entretient de nombreuses collaborations universitaires ou industrielles au niveau national et international. Nous aurons l'occasion de revenir sur la journée Puissance pour en préciser les modalités d'organisation et le programme.

Journée Connectique Paris, 9 décembre 2010

En octobre 2008, la première journée sur ce thème, d'un très bon niveau technique, avait été décevante pour le nombre de participants, peut être en raison d'une communication insuffisante. Les connecteurs et technologies connectiques font pourtant partie des éléments clés qui

continueront à conditionner les niveaux d'intégration, les performances, le coût et la fiabilité des systèmes électroniques. La miniaturisation, la montée en fréquence ou en débit de données numériques et la tenue aux contraintes d'environnement ne font qu'accroître le besoin de solutions connectiques appropriées aux divers domaines d'application.

IMAPS France a donc décidé d'organiser à nouveau une journée connectique le 9 décembre 2010.

L'appel à communication a été diffusé. Les auteurs qui souhaitent faire une présentation sont invités à faire parvenir une proposition résumée sur une page, sous format Word, avec les indications suivantes :

Le nom de la société, le nom du conférencier, les auteurs associés, le titre de la conférence et le texte résumé. La date limite d'envoi est le **3 septembre 2010**.

L'acceptation des propositions sera notifiée par le Comité technique le **16 septembre 2010**.

Merci d'envoyer les courriers à :

IMAPS Comité technique, Florence VIRETON
E-mail : imaps.france@imapsfrance.org



Journée Connectique d'IMAPS France

Jeudi 9 décembre
2010
Paris

iMAPS
IMAPS-France - 49 rue Lamartine - 78035 Versailles
Tél.: +33 (0)1 39 67 17 73 - Fax : +33 (0)1 39 02 71 93
e-mail : imaps.france@imapsfrance.org - Site : www.imapsfrance.org